



Universidad Nacional Experimental
de los Llanos Occidentales
"Ezequiel Zamora"

CONTENIDO PROGRAMÁTICO DEL SUBPROYECTO:

ARQUITECTURA DEL COMPUTADOR

VICERRECTORADO: Planificación y Desarrollo Social
PROGRAMA: Ingeniería, Arquitectura y Tecnología
SUBPROGRAMA: Ingeniería en Informática
CARRERA: Ingeniería en Informática
ÁREA DE
CONOCIMIENTO: Formación Profesional Específica
PROYECTO: Electrónica del Computador y Comunicaciones
CÓDIGO: II51002060502
PRELACIÓN: Electrónica
HORAS SEMANALES: 5 Horas: 2 Horas Teóricas y 3 Horas Prácticas
UNIDADES CRÉDITO: 03
SEMESTRE: V
CONDICIÓN: Obligatoria (De naturaleza Especial)
PERFIL DEL
DOCENTE: Ingeniero en Redes y Comunicaciones, Ingeniero en Informática, Ingeniero Electrónico, Licenciado en Computación, Ingeniero en Información, Licenciado en Informática, Ingeniero en Telecomunicaciones, Ingeniero en Computación, o afines
PROFESOR(ES) Prof. Darjeling Silva, Prof. Antonio Garcia y
DISEÑADOR(ES): Prof. Richard Zerpa

Barinas, Julio 2008

JUSTIFICACIÓN

Este subproyecto se basará en lo que significa los procesadores y la ingeniería de estos y así dar continuidad al subproyecto de electrónica, como se señalo en este ultimo subproyecto un procesador es una combinación de dispositivos (eléctricos y fotoeléctricos), ensamblados a fin de desempeñar y procesar distintas funciones. Asimismo los temas de la asignatura ampliarán, complementará y profundizará los conocimientos adquiridos en subproyectos previos, permitiendo, de esta forma, el alumno adquiera una base firme para su futuro desarrollado profesional, detallado de las diferentes técnicas que se utilizan en la actualidad.

OBJETIVO GENERAL

Conocer la metodología para realizar el diseño de circuitos con lógica combinatorial, funcionamiento y aplicación de los circuitos integrados más importantes empleados en el diseño lógico y por último describir la estructura interna de un CPU y los tipos de arquitecturas que existen.

OBJETIVOS ESPECÍFICOS

- Conocer el esquema básico de un Microprocesador.
- Definir los tipos de Arquitectura: Secuencial y Paralela.
- Conocer el procesamiento en pipeline (Segmentación).
- Diferenciar las Arquitecturas RISC y CISC.

MÓDULO I: ESUEMA BÁSICO DE UN MICROPROCESADOR

Duración 3 semanas

Valor 20%

Objetivo Específico

1. Conocer el esquema básico de un Microprocesador.
2. Definir los tipos de Arquitectura: Secuencial y Paralela.

Contenido

Arquitectura de Von Neuman.

Definición basada en tiempo de ejecución y productividad.

Ciclos de reloj por instrucción, y demás componentes del rendimiento.

Aceleración del tiempo de ejecución y formas de obtenerla: mejoras tecnológicas, mejoras en arquitectura y en organización; y empleo de la computación en paralelo.

La jerarquía de las memorias y su importancia.

Arquitecturas Paralelas

Taxonomía del paralelismo y las arquitecturas paralelas

Paralelismo espacial y temporal

Medidas de rendimiento

Arquitecturas de bus común

Consistencia de memoria y coherencia cache

Modelos de programación.

Estrategias Metodológicas

Clase teóricas y

Prácticas dirigidas.

Prueba escrita y práctica.

Técnicas dinámica de grupos.

Trabajo de investigación.

MÓDULO II: PROCESAMIENTO EN "PIPELINE" (SEGMENTACIÓN)

Duración 3 semanas

Valor 15%

Objetivos Específicos

1. Conocer el procesamiento en pipeline (Segmentación).
2. Diferenciar las Arquitecturas RISC y CISC.

Contenido

Conceptos básicos, cálculo de la mejora que introduce; aceleración, rendimiento y productividad.

Clasificación de sistemas en "pipeline".

Ejemplos de "pipelines" operativos y "pipelines" de instrucciones.

Análisis de las limitaciones del "pipeline" real: riesgos y sus distintos tipos: por dependencia de datos, por dependencia de control, por colisiones.

Análisis de casos en procesadores típicos.

Computadores de Conjunto de Instrucciones Reducido ("RISC").

Arquitectura RISC y sus características. Ejemplos. "Pipelines" en arquitecturas RISC, saltos "retardados"

Controversia entre RISC y CISC

Estrategias Metodológicas

Clase teóricas y

Prácticas dirigidas.

Prueba escrita y práctica.

Técnicas dinámica de grupos.

MÓDULO III: PARALELISMO - MULTIPROCESADOR

Duración 3 semanas

Valor 15%

Objetivos Específicos

Definir y conocer el paralelismo en las instrucciones.

Contenido

¿Qué es el paralelismo entre instrucciones?

Limitaciones del paralelismo entre instrucciones

Procesadores superescalares

Ejecución fuera de orden frente a ejecución en orden

Renombrado de registros

Procesadores VLIW

Paralelismo y granularidad.

Clasificación de FLYNN para sistemas computadores: análisis comparativo de los diferentes tipos.

Técnicas de compilación para mejorar el paralelismo entre instrucciones

Ganancia en velocidad y prestaciones

Sistemas multiprocesador

Sistemas de paso de mensajes

Sistemas de memoria compartida

Comparación entre el paso de mensajes y la memoria compartida

Estrategias Metodológicas

Clases prácticas dirigidas.

Técnicas dinámica de grupos.

Prueba Práctica

MÓDULO IV: COMPUTADORES VECTORIALES Y MATRICIALES

Duración 3 semanas

Valor 20%

Objetivos Específicos

1. Definir la computación vectorial.
2. Conocer los procesadores matriciales.

Contenido

Principio general, arquitectura y organización de super computadores vectoriales basados en “pipelines”.

Análisis de ejemplos típicos y de su influencia sobre la evolución de las arquitecturas.

Computadores matriciales del tipo SIMD: diferencias con los computadores “vectoriales”.

Consideraciones sobre rendimiento y ley de Amdahl.

Estrategias Metodológicas

Clase prácticas dirigidas.

Prueba práctica.

Técnicas dinámica de grupos.

MÓDULO V: MODELOS DE PROGRAMACIÓN DEFINIDOS POR LAS LIBRERÍAS ESTÁNDARES MPI, PVM

Duración 4 semanas

Valor 30%

Objetivos Específicos

Conocer los modelos de programación paralela o software paralelo

Contenido

Bibliotecas de funciones de pasaje de mensajes: “PVM” (Parallel Virtual Machine) y “MPI” (Message Passing Interface); funciones de comunicación punto a punto y colectivas: principios del uso de esos recursos.

Bases del diseño de algoritmos paralelos: partición, comunicación, aglomeración, y “mapping”.

Creación de programas simples en ambientes MPI o PVM: ejemplos y práctica en una red disponible.

Estrategias Metodológicas

Prácticas dirigidas.

Técnicas dinámica de grupos.

Examen Práctico

BIBLIOGRAFÍA

- Hamacher, C. Vranesic, Z. Zaky, S. (2003). **Organización de computadores.** España: McGraw-Hill.
- Mandado, E. (1992). **Sistemas electrónicos digitales.** México: Alfaomega, Marcombo.
- Martinez G., Olivera J., Agustín J. (2000). **Organización y Arquitectura de Computadores.**
- Morris, M. (1994). **Arquitectura de computadoras.** México: Prentice-Hall.
- Preparata, F. (1987). **Introducción a la ingeniería en computación.** México: Harla.
- Stallings, W. (2000). **Organización y arquitectura de computadores : diseño para optimizar prestaciones.** Edición 5ª. Prentice Hall.
- Hwang K. y Briggs F. (1988). **Arquitectura de Computadores y Procesamiento Paralel.** McGraw-Hill.